

DRIVING METHOD OF PLASMA DISPLAY PANEL

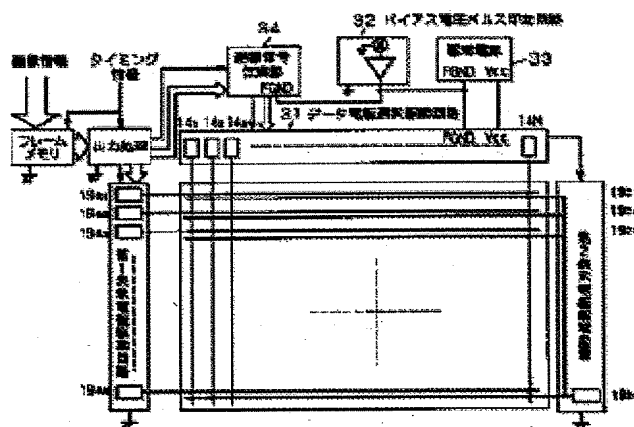
Publication number: JP11296136
Publication date: 1999-10-29
Inventor: TONO HIDETAKA; NAGAO NOBUAKI
Applicant: MATSUSHITA ELECTRIC IND CO LTD
Classification:
- international: **G09G3/28; G09G3/28; (IPC1-7): G09G3/28**
- European:
Application number: JP19980105986 19980416
Priority number(s): JP19980105986 19980416

Report a data error here

Abstract of JP11296136

PROBLEM TO BE SOLVED: To provide the plasma display panel, which has a high picture quality and a low cost by stabilizing the discharge during a writing interval.

SOLUTION: Bias voltage pulses are applied to data electrodes 141 to 14M and writing pulses are superimposed to realize a stable writing and a high quality picture display. To realize the above, the data electrode driving circuit is constituted of a data electrode selection driving circuit 31 and a bias voltage pulse applying circuit 32. Thus, the high picture quality plasma display panel is realized at a low cost while the discharging delay during a writing discharge is improved, the malfunction in writing is greatly reduced and the deterioration in contrast is prevented.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-296136

(43) 公開日 平成11年(1999)10月29日

(51) Int.Cl.⁶

G 0 9 G 3/28

識別記号

F I

C 0 9 G 3/28

H

審査請求 未請求 請求項の数 8 O L (全 10 頁)

(21) 出願番号 特願平10-105986

(22) 出願日 平成10年(1998)4月16日

(71) 出願人 000003821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 東野 秀隆

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 長尾 宣明

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

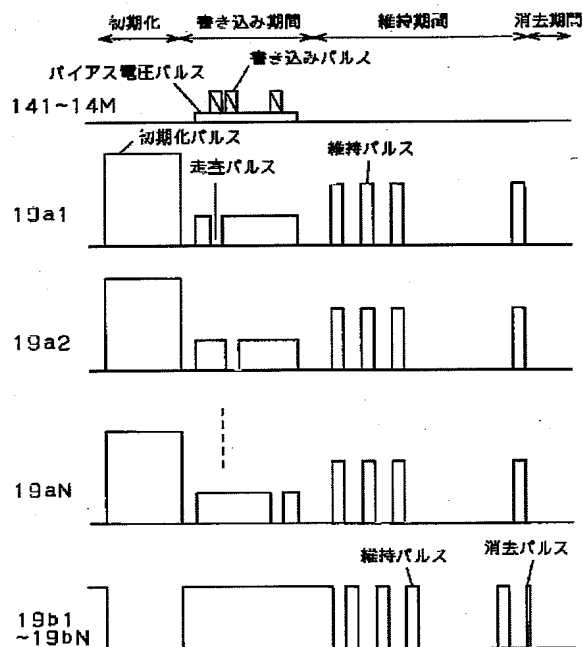
(74) 代理人 弁理士 滝本 智之 (外 1 名)

(54) 【発明の名称】 プラズマディスプレイパネルの駆動方法

(57) 【要約】

【課題】 コンピュータおよびテレビ等の画像表示に使用されるプラズマディスプレイパネル (PDP) の高速駆動方法において、書き込み期間における放電状態が不安定となったり、コントラスト低下、高コスト化等の非常に大きな問題点を有していた。

【解決手段】 データ電極 141~14M にバイアス電圧パルスを印加し、書き込みパルスを重畳して安定な書き込みを行う高画質表示可能な駆動を行う。また、これを実現する駆動回路として、データ電極駆動回路を、データ電極選択駆動回路 31 と、バイアス電圧パルス印加回路 32 とから構成する。



【特許請求の範囲】

【請求項1】平行な1対の基板間に誘電体に覆われた複数の対向する第1及び第2の表示電極と、前記第1の表示電極と直交するように配置されたデータ電極とを設け、前記2枚の基板間に少なくとも1枚の前記基板上に接して設けられた隔壁とにより放電空間が形成され、前記放電空間が放電ガスにより充填され、前記第1の表示電極とデータ電極間で選択される放電セルに書き込みパルス電圧を印加してデータを書き込み潜像を形成させるプラズマディスプレイパネルの駆動方法であって、前記データ書き込み期間中にデータ電極に一定のバイアス電圧パルスを印加し、これにデータパルスを重畳して潜像を形成させることを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項2】表示、非表示の選択を行うべきデータパルスの電圧差が、プラズマディスプレイパネルのデータ電極電圧の完全選択放電電圧と完全非選択放電電圧との電圧差以上であることを特徴とする請求項1記載のプラズマディスプレイパネルの駆動方法。

【請求項3】平行な1対の基板間に誘電体に覆われた複数の対向する第1及び第2の表示電極と、前記第1の表示電極と直交するように配置されたデータ電極とを設け、前記2枚の基板間に少なくとも1枚の前記基板上に接して設けられた隔壁とにより放電空間が形成され、前記放電空間が放電ガスにより充填され、前記第1の表示電極とデータ電極間で選択される放電セルに書き込みパルス電圧を印加してデータを書き込み潜像を形成させるプラズマディスプレイパネルの駆動回路であって、前記第1の表示電極を駆動する駆動回路と、前記第2の表示電極を駆動する駆動回路と、データ電極駆動回路とを具備し、前記データ電極駆動回路が、2値のデータ電圧を出力するデータ選択駆動回路と、データ書き込み期間中に一定のバイアス電圧パルスを印加するバイアス電圧パルス印加回路とからなることを特徴とするプラズマディスプレイパネルの駆動回路。

【請求項4】データ選択駆動回路の接地線を、バイアス電圧パルス印加回路の出力端子に接続し、前記データ選択駆動回路の信号入力線を電氣的に絶縁し、かつ、前記信号入力線に入力パルス信号を伝達する絶縁信号伝達部とを具備したことを特徴とする請求項3記載のプラズマディスプレイパネルの駆動回路。

【請求項5】絶縁信号伝達部が、電氣的に絶縁された対向する発光素子及び受光素子との組み合わせからなるフォトカプラにより構成されることを特徴とする請求項3または4記載のプラズマディスプレイパネルの駆動回路。

【請求項6】絶縁信号伝達部が、電氣的に絶縁されたパルストランスにより構成されることを特徴とする請求項3または4記載のプラズマディスプレイパネルの駆動回路。

【請求項7】絶縁信号伝達部が、コンデンサにより構成されることを特徴とする請求項3または4記載のプラズマディスプレイパネルの駆動回路。

【請求項8】1対の基板間に誘電体に覆われた複数の対向する第1及び第2の表示電極と、前記第1の表示電極と交差するように配置されたデータ電極とを設け、前記2枚の基板間の隔壁により放電セル群が形成され、前記放電セル群が放電ガスにより充填され、前記第1の表示電極と前記データ電極間で選択される放電セルに書き込みパルス電圧を印加してデータを書き込み、潜像を形成させる画像表示装置であって、前記書き込みパルスを3値としたことを特徴とする画像表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、コンピュータおよびテレビ等の画像表示に用いるプラズマディスプレイパネルの駆動方法及びその駆動回路に関し、特に、データ書き込みを容易にし、パネルの高品位化を実現するプラズマディスプレイパネルの駆動方法に関するものである。

【0002】

【従来の技術】近年、ハイビジョンをはじめとする高品位で大画面のテレビに対する期待が高まっている中で、CRT、液晶ディスプレイ（以下、LCDと記載する）、プラズマディスプレイパネル（Plasma Display Panel、以下PDPと記載する）といった各ディスプレイの分野において、これに適したディスプレイの開発が進められている。

【0003】従来からテレビのディスプレイとして広く用いられているCRTは、解像度・画質の点で優れているが、画面の大きさに伴って奥行き及び重量が大きくなる点で40インチ以上の大画面には不向きである。また、LCDは、消費電力が少なく、駆動電圧も低いという優れた性能を有しているが、大画面を作製するのに技術上の困難性があり、視野角にも限界がある。

【0004】これに対して、PDPは、小さい奥行きでも大画面を実現することが可能であって、既に40インチクラスの製品も開発されている。PDPは、大別して直流型（DC型）と交流型（AC型）とに分けられるが、現在では大型化に適したAC型が主流となっている。また、高精細画面表示にも向いている。

【0005】従来のPDPは、図7に示すような構成のものが一般的である。図7において、前面基板11上には帯状の第1の表示電極群19aと、帯状の第2の表示電極群19bが形成され、表示電極群19a、19bは鉛ガラスなどからなる誘電体ガラス層17で覆われており、誘電体ガラス層17の表面はMgO蒸着膜などからなる保護層18で覆われている。

【0006】背面基板12上には帯状のデータ電極群14と表面を覆う鉛ガラスなどからなる絶縁体層13が設

けられ、その上に隔壁15が配設されている。前面基板11と背面基板12とは、それぞれの電極群が互いに直交するように組み合わされている。隔壁15は、背面基板12と接着しており、前面基板11とは接触している。隔壁15によって通常は100から200ミクロン程度の間隔で前面基板11と背面基板12が互いに平行に対峙し封止されている。

【0007】前面基板11上の表示電極群19a、19bと背面基板12上のデータ電極群14のそれぞれの誘電体表面上に初期化放電による壁電荷を形成させた後、第1の表示電極群19aとデータ電極群14との間に選択的に、零と或値の2値のデータ電圧を印加することによって、選択された電極の交点でガス放電によって生じた電荷を誘電体ガラス絶縁膜17上に蓄積し、第1の表示電極群19aを走査することにより1画面分の画素の潜像を蓄積する書き込み動作の後に、前面基板11上の第1の表示電極群19aと第2の表示電極群19bとの間に交流パルス電圧を印加する維持放電動作によって、書き込み動作において選択された放電セルが一斉に発光することによって画像を表示する。

【0008】放電は前面基板11、背面基板12、ならびに隔壁15で隔離された空間で起こるため、発光は拡散しない。つまり、隔壁15は、前面基板11と背面基板12との間隔を規定する目的と、解像度の高い表示が行う目的を有している。

【0009】さらにカラー表示を行う場合は、隔壁で遮断されている放電空間の周辺部に蛍光体16を塗布しておく。蛍光体は、放電によって生じた紫外線を可視光に変換することにより行われるので、三原色である赤(R)、緑(G)、青(B)の蛍光体を使用し、それぞれによる発光強度を適当に調整することにより、カラー表示が可能になる。

【0010】放電ガスとしては、単色表示の場合は、放電の際に可視域での発光が見られるネオンを中心とした混合ガスが、またカラー表示の場合は、放電の際の発光が紫外域にあるキセノンを中心とした混合ガスが選択される。ガス圧は、大気圧下でのPDPの使用を想定し、基板内部が外圧に対して減圧になるように、通常は、200Torrから500Torr程度の範囲に設定される。図8に従来のPDPの電極マトリックス図を示す。

【0011】図9に、従来の駆動回路のブロック図を示す。図9に於いて、第1の表示電極駆動回路は線順次走査を行うスキャン回路と維持放電回路とから構成され、第2の表示電極駆動回路は維持放電回路から構成される。データ電極駆動回路は入力信号のシリアル-パラレル変換回路と出力ドライバー回路とから構成される。スキャン回路及びデータ電極駆動回路は、駆動電極数が非常に多くなる為、通常は高耐圧CMOSIC等が用いられる。また、これらのICの数も多くなり、PDPのコスト高の要因となっていた。

【0012】次に、従来のPDPの駆動方法について図10を用いて説明する。図10において、まず電極群19b₁~19b_Nに初期化パルスを印加し、パネルの放電セル内の壁電荷を初期化する。次に第1の表示電極群19aの一番目の電極19a₁に走査パルスを、データ電極群14の表示を行う放電セルに対応するライン14₁~14_Nに書き込みパルスを同時に印加して書き込み放電を行い誘電体層表面に壁電荷を蓄積する。

【0013】次に、電極群19aの二番目のライン電極19a₂に走査パルスを、データ電極群14の表示を行う放電セルに対応するライン14₁~14_Nに零と80V程度の2値の電圧の書き込みパルスを同時に印加して書き込み放電を行い、誘電体層表面に壁電荷を蓄積する。続いて同様に継続する走査で表示を行うセルに対応する壁電荷を誘電体層表面に順次蓄積することによって1画面分の潜像を書き込む。

【0014】次に維持放電を行うために、データ電極群14を接地し、第1の電極群19aと第2の電極群19bに交互に維持パルスを印加することによって、誘電体層表面に壁電荷が蓄積されたセルでは、誘電体表面の電位差が放電開始電圧を上回ることによって放電が発生し、維持パルスが印加されている期間、書き込みパルスによって選択された表示セルの主放電が維持される。この際、維持期間中に印加される維持パルスの数に重み付けを行うことによって階調表現が可能となる。

【0015】その後、幅の狭い消去パルスを印加することによって弱い放電が発生し、壁電荷が消滅する為、消去動作が行われる。

【0016】この様に、従来のPDPの駆動方法では、初期化期間、書き込み期間、維持期間、消去期間という一連の駆動方法により画像表示を行っている。

【0017】

【発明が解決しようとする課題】しかしながら、上記の従来の駆動方法では、書き込み期間において印加される書き込みパルス電圧がデータ電極駆動回路の出力ドライバーICの耐圧制限を受け、書き込みパルス電圧が十分に高くとれず、放電開始電圧の高いパネルでは安定したデータ書き込みが行われず、画像のちらつきや不点灯等といった画質劣化を起こすという課題があった。

【0018】特に、高精細パネルの駆動では、短い書き込みパルス時間内に放電を終わらせることが必要であり、その為には、データ電極駆動電圧はVGA画面表示の場合に比べて高くなるという課題があった。

【0019】また、この課題を解決する方法として、初期化期間に高い電圧で初期化放電を行い、絶対値の高い壁電圧を第1の表示電極群とデータ電極群上の誘電体表面に形成する方法が有るが、高電圧初期化放電による発光強度が増加して黒レベルが上昇しコントラスト低下を招くという課題が有った。

【0020】また、前記課題を解決する他の方法とし

て、出力ドライバーICにより高耐压のICを使用することが考えられるが、一般的にはこのようなドライバーICは大きな駆動回路のコストアップをもたらすという課題を有していた。

【0021】本発明は上記従来の課題を解決し、書き込み期間における放電を安定化させることによって、高画質で低コストなPDPを提供することを目的とする。

【0022】

【課題を解決するための手段】上記目的を達成するために本発明は、平行な1対の基板間に誘電体に覆われた複数の対向する第1及び第2の表示電極と、前記第1の表示電極と直交するように配置されたデータ電極とを設け、前記2枚の基板間に少なくとも1枚の前記基板上に接して設けられた隔壁とにより放電空間が形成されて放電ガスにより充填され、第1の表示電極とデータ電極間で選択される放電セルに書き込みパルス電圧を印加してデータを書き込み潜像を形成させるプラズマディスプレイパネルの駆動方法に於いて、データ書き込み期間中にデータ電極に一定のバイアス電圧パルスを印加し、これにデータパルスを重畳して潜像を形成させる方法を用いる。

【0023】尚、表示、非表示の選択を行うべきデータパルスの電圧差が、プラズマディスプレイパネルのデータ電極電圧の完全選択放電電圧と完全非選択放電電圧との電圧差以上であることが望ましい。

【0024】また、上記目的を達成するために本発明は、平行な1対の基板間に誘電体に覆われた複数の対向する第1及び第2の表示電極と、前記第1の表示電極と直交するように配置されたデータ電極とを設け、前記2枚の基板間に少なくとも1枚の前記基板上に接して設けられた隔壁とにより放電空間が形成され、前記放電空間が放電ガスにより充填され、第1の表示電極とデータ電極間で選択される放電セルに書き込みパルス電圧を印加してデータを書き込み潜像を形成させるプラズマディスプレイパネルの駆動回路に於いて、第1の表示電極駆動回路と、第2の表示電極駆動回路と、データ電極駆動回路とを具備し、データ電極駆動回路が、2値のデータ電圧を出力するデータ選択駆動回路と、データ書き込み期間中に一定のバイアス電圧パルスを印加するバイアス電圧パルス印加回路とからなる構成を用いる。

【0025】更には、望ましい実施態様としては、データ選択駆動回路の接地線を、バイアス電圧パルス印加回路の出力端子に接続し、データ選択駆動回路の信号入力線を電気的に絶縁し、かつ、その信号入力線に入力パルス信号を伝達する絶縁信号伝達部とを具備する構成がある。

【0026】ここで、絶縁信号伝達の望ましい実施態様としては、電気的に絶縁された対向して配置された発光素子及び受光素子との組み合わせからなるフォトカプラにより構成されることである。また、他の望ましい実施

態様としては、絶縁信号伝達部が、電気的に絶縁されたパルストランスにより構成されることである。もしくは、絶縁信号伝達部がコンデンサにより構成されるものであっても好ましい。

【0027】

【発明の実施の形態】本発明で用いたPDPパネルの構造は、従来のものと基本的な構造は同様である。以下、本発明の実施の形態について図1から図3を用いて説明する。

【0028】（実施の形態1）図1は、本発明の実施の形態1の駆動方法を示すタイムチャートである。図10の従来の駆動方法との相違は、書き込み期間に印加する書き込みパルスが、従来の駆動方法では、零又は一定の電圧の2値パルス電圧であったのに対して、本発明の書き込みパルスは、一定のバイアス電圧パルスを書き込みデータパルスに重畳したものをを用い、これをデータ電極に印加して、第1の表示電極とで選択される放電セルに選択的に放電させて潜像を形成させる。従って、書き込みパルスは3値をとることになる。

【0029】また、データ電極電位は、表示、非表示のデータに応じた書き込みデータパルス電圧に従って上下に変化するが、これらの値は、初期化期間中のデータ電極電位よりも、書き込みパルスに重畳されたバイアスパルス電圧分だけ（符号を含めて）電位を高くしてある。これにより、初期化期間に蓄積された第1の表示電極及びデータ電極の壁電圧が、従来の駆動方法と同じ値のままで書き込み期間に利用することが可能となるので、書き込み電圧の低電圧化には有効である。

【0030】もし、全駆動期間内に一定の振幅のバイアス電圧を印加する場合には、初期化期間においてデータ電極と第1の表示電極間に蓄積される壁電圧は、バイアス電圧分だけ低くなるので有効な方法ではない。この点が本発明の要点である。

【0031】加えて、書き込みパルス電位をバイアスパルス電圧分だけ嵩上げすることが可能となるので、同じデータパルス電圧でも、バイアスパルス電圧分だけ高いデータ電極電位を印加することが可能となり、さらに、表示選択データに対しては確実にセルの選択放電が可能となり、初期化期間のコントラストを劣化させることなく、画質向上が可能となる。

【0032】また、非表示選択データに対しては、同様にバイアスパルス電圧分だけデータ電極電位が高くなるが、非放電電圧以下であれば、データ電極と第1の表示電極間に放電は起こらず、蓄積された壁電圧はそのまま維持されるが、その後の維持放電に於いて第1の表示電極に印加される電圧とは逆極性の壁電圧となるので、維持放電は起こらず、非表示状態が実現される。

【0033】本発明者等は、プラズマディスプレイパネルのデータ書き込み状態を壁電圧を詳細に測定、検討することにより本発明に想到したものである。以下にそれ

を図を用いて詳細に説明する。

【0034】図2には、データ書き込み電圧をパラメータとしたときの第1表示電極に形成される壁電圧の一例を示す。セル構造は $140\mu\text{m}$ トリオピッチで、 $420\mu\text{m}$ セルピッチ、リブ高さは $100\mu\text{m}$ である。第1表示電極に印加する初期化電圧は約 400V 、第2表示電極に印加する走査電圧は 70V 、走査パルス及び書き込みパルス幅は $1.5\mu\text{s}$ とした。

【0035】この様に有る閾値電圧 V_{dmax} （この場合、 $V_{\text{dmax}}=\text{約}100\text{V}$ ）以上では表示選択放電が生起し、第1及び第2表示電極間の主放電を、第1電極走査パルス期間内に完全に完結させることが判った。この閾電圧値以上で壁電圧が緩やかに上昇しているのは、データ電圧上昇に伴うデータ電極第1表示電極間放電による壁電圧増加分であると考えられる。また、 V_{dmin} （この場合、 $V_{\text{dmin}}=\text{約}40\text{V}$ ）電圧以下のデータ電圧では壁電圧変化は起らず放電が起こらないことを示している。

【0036】両者の間の電圧では、パルス電圧印加時に放電遅れが発生しパルス印加時間内に放電が終了しない為に、形成されかけた壁電荷がパルス印加後のアフターグロー放電により一部分消去される為に起こる現象であると考えられる。データ電極印加電圧が高い程、放電遅れ時間が短くなりデータ書き込みがやり易く、完全になる。勿論、この曲線は、初期化パルス電圧や第2表示電極に印加される電圧に依存することはいうまでもない。

【0037】この様に、図1に於けるデータ電極電位に於いて、表示選択時と非表示選択時の値を、それぞれ V_{dmax} 以上、 V_{dmin} 電圧以下とすることにより完全選択放電及び完全非選択放電が可能となる。即ち、書き込みデータパルス電圧は $(V_{\text{dmax}}-V_{\text{dmin}})$ 以上の値を設定することが好ましい。また、バイアスパルス電圧には V_{dmin} 以下の値を設定することが好ましい。図2の例では、バイアスパルス電圧を約 40V 程度の電圧とすればよい。

【0038】この様な構成とすることにより、従来では V_{dmax} の（ 100V 以上の）電圧出力を駆動できるデータ電極駆動回路のドライバーICが必要となり、高い V_{dmax} 値を呈するPDPを駆動する場合には、ドライバーICが高価なものとなり、コストアップにつながっていた。本発明では、比較的低電圧な $(V_{\text{dmax}}-V_{\text{dmin}})$ 以上の値（この例の場合、約 60V 以上）を駆動できるドライバーICが利用でき、低コスト化が可能となる。

【0039】尚、図1、図2に於いて、説明の簡単の為、接地電位を基準とした電圧波形を示したが、何もこれに拘束されることはなく、各電極が誘電体で覆われ絶縁されているので、基準電位が零以外でも良く、極性も図示とは異なっても良いのはいうまでもない。各電極電位の相対電位差のシーケンスが同様で有ればこれに限るもので無いのはいうまでもない。

【0040】（実施の形態2）図3は、本発明の実施の

形態2のプラズマディスプレイパネルの駆動回路のブロック図である。従来の駆動回路との違いは、データ電極駆動回路が2値のデータ電圧を出力するように構成されているのに対して、本実施の形態では、データ電極駆動回路が、2値のデータ電圧を出力するデータ電極選択駆動回路31と、データ書き込み期間中に一定のバイアス電圧パルスを印加するバイアス電圧パルス印加回路32とから構成される点である。データ電極駆動電圧は、データ電極選択駆動回路31の出力とバイアス電圧パルス印加回路32の出力との和である。

【0041】このような構成とする為の具体的な構成は、図3に示すように、データ電極選択駆動回路31とその駆動電源33の接地電極をバイアス電圧パルス印加回路32の出力端子に接続して全体を浮かせる構成とするのが好ましい。この構成にすれば、バイアス電圧パルス印加回路32の数が少なくすむという利点がある。併せて、データ電極選択駆動回路31に入力すべき信号は、電気的に絶縁し、かつ、絶縁信号伝達部34を介して伝達される。

【0042】この様な構成のプラズマディスプレイパネルの駆動回路に於いて、表示、非表示の選択を行うべきデータパルスの電圧差が、プラズマディスプレイパネルのデータ電極電圧の完全選択放電電圧と完全非選択放電電圧との電圧差以上とすることが好ましい。

【0043】ここで、絶縁信号伝達部34の具体的な実施態様の一例としては、図4に示すように、電気的に絶縁されて対向して配置された発光素子及び受光素子との組み合わせからなるフォトカプラにより構成することがある。

【0044】また、絶縁信号伝達部の他の具体的な実施態様の例としては、図5に示すように、電気的に絶縁されたパルストランスにより構成することである。

【0045】更には、絶縁信号伝達部の他の具体的な実施態様の例としては、図6に示すように、コンデンサにより構成する事も好ましい。

【0046】この様な構成とすることにより、（実施の形態1）に開示するような駆動方法が可能となり、コントラストの劣化を押さえながら高速書き込みが可能となり、チラツキのない完全に書き込みの行われた高画質の画面表示が可能となる。

【0047】また、データ選択駆動回路の出力電圧範囲が、書き込みの為にデータ電極が必要とする最高電圧よりもバイアス電圧パルス分だけ低い値のドライバーICでよいので、駆動回路の低コスト化が可能である。特に、放電開始電圧の高くなる高精細プラズマディスプレイパネルの駆動には有効である。

【0048】

【発明の効果】以上のように本発明によれば、書き込み放電時の放電遅れを改善し、書き込み不良を著しく改善し、かつ、コントラスト劣化を抑制し、高画質なPDP

を、低コストで実現するという顕著な効果が得られる。

【図面の簡単な説明】

【図1】本発明の実施の形態1のプラズマディスプレイパネルの駆動方法を示すタイミングチャート

【図2】本発明の実施の形態1に於けるVdataに対する第1表示電極の壁電圧Vwの依存性を示す図

【図3】本発明の実施の形態2のプラズマディスプレイパネルの駆動回路のブロック図

【図4】本発明の実施の形態2における絶縁信号伝達部をフォトカプラにより構成した具体的な実施態様の例を示す図

【図5】本発明の実施の形態2における絶縁信号伝達部をパルスストランクスにより構成した具体的な実施態様の例を示す図

【図6】本発明の実施の形態2における絶縁信号伝達部をコンデンサにより構成した具体的な実施態様の例を示す図

【図7】従来のプラズマディスプレイパネルの構成図

【図8】従来のプラズマディスプレイパネルの電極マトリックス図

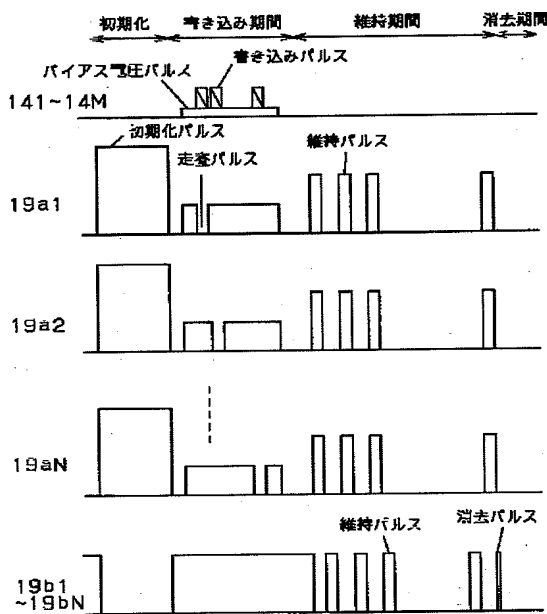
【図9】従来のプラズマディスプレイパネルの駆動回路のブロック図

【図10】従来のプラズマディスプレイパネルの駆動方法のタイミングチャート

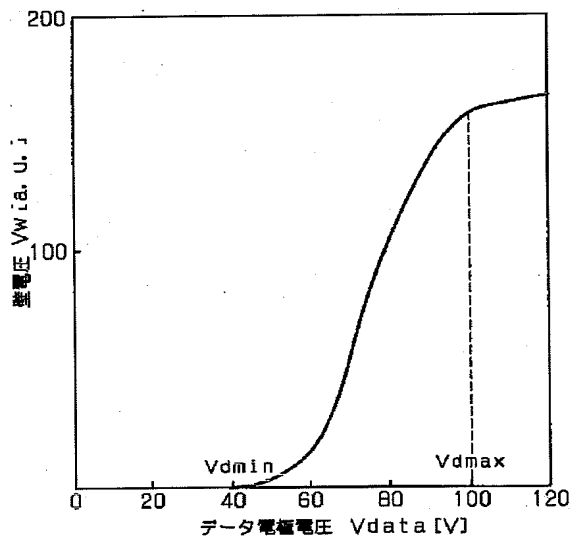
【符号の説明】

- 11 前面基板
- 12 背面基板
- 13 絶縁体層
- 14 データ電極群
- 15 隔壁
- 16 蛍光体
- 17 誘電体ガラス層
- 18 保護膜
- 19a 電極群
- 19b 電極群
- 31 データ電極選択駆動回路
- 32 バイアス電圧パルス印加回路
- 33 駆動電源
- 34 絶縁信号伝達部

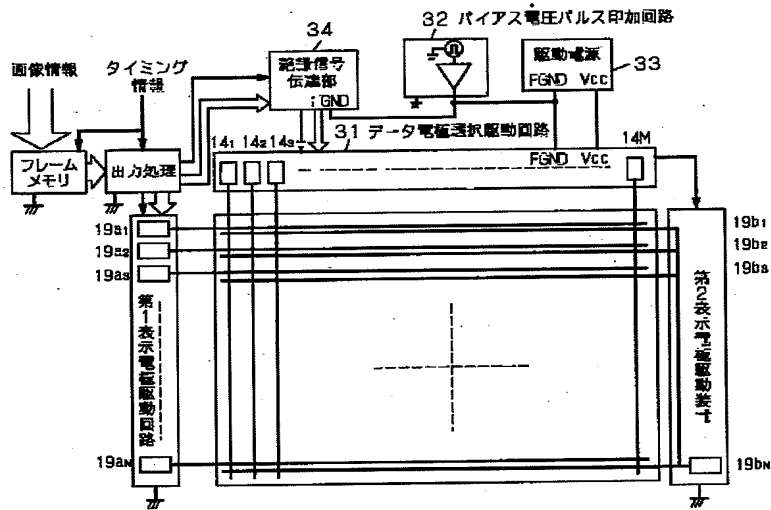
【図1】



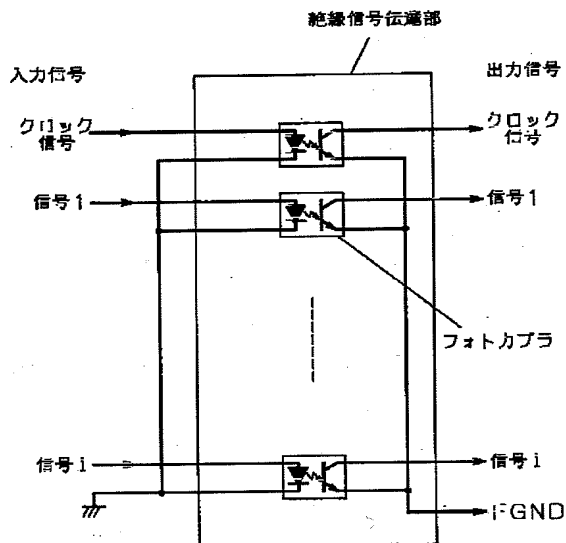
【図2】



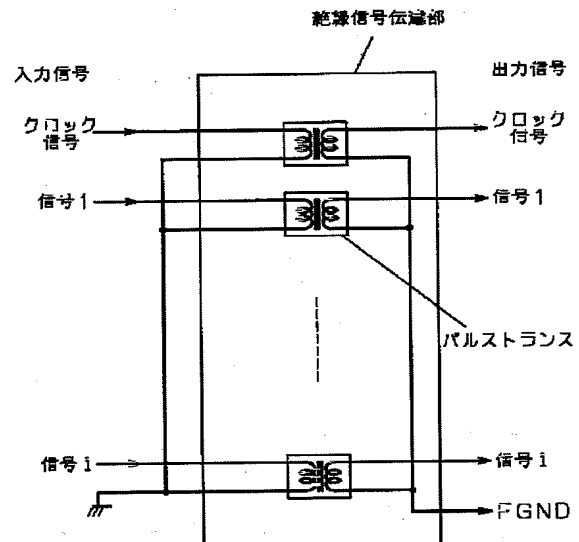
【図3】



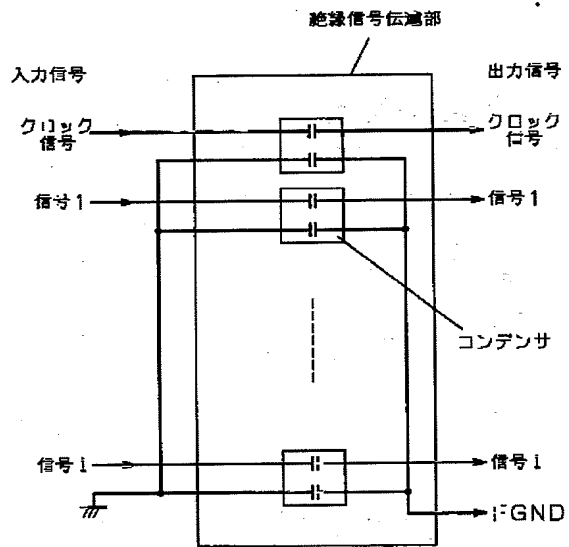
【図4】



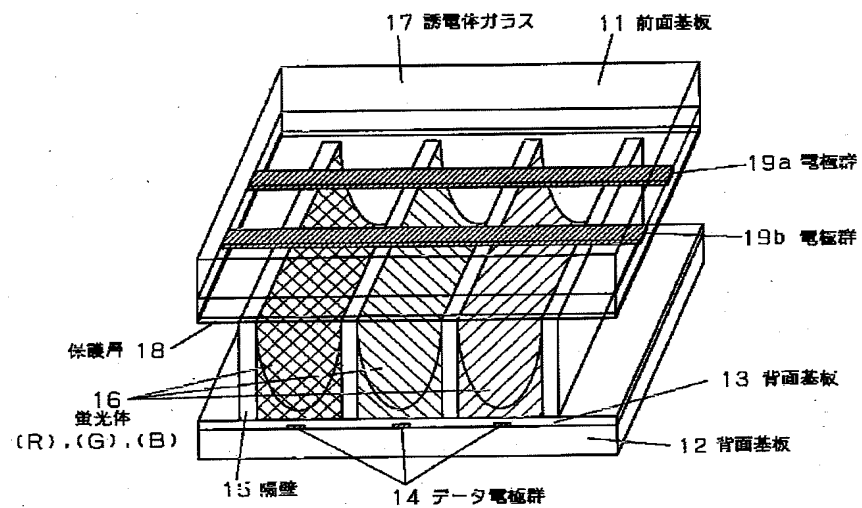
【図5】



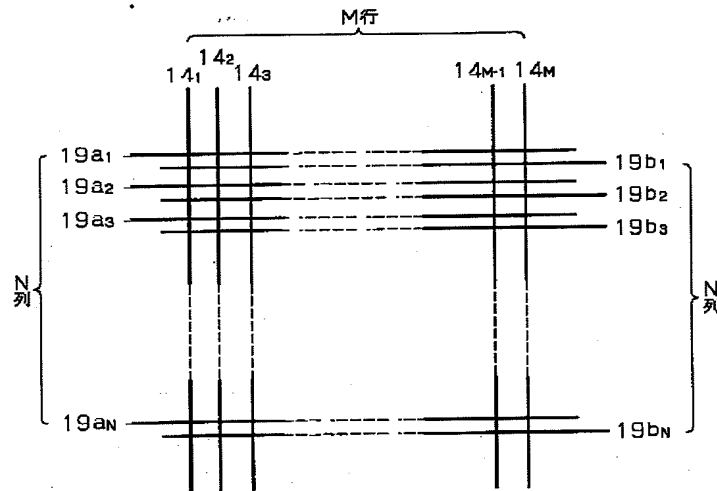
【図6】



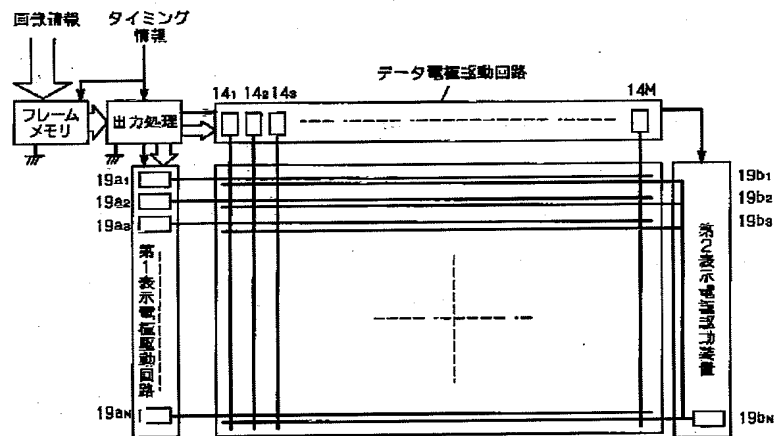
【図7】



【図8】



【図9】



【図10】

